

Citation (c)

Translated Excerpt of Japanese Patent Laid-Open Publication HEI 5-316065

Published: November 26, 1993 (5th year of Heisei)
Title: SMALL SIZED HIGH SPEED COMMUNICATION
EQUIPMENT
Case: Japanese Patent Application No. HEI 4-122172
Filed: May 14, 1992 (4th year of Heisei)
Inventors: Yasuharu KOSUGE, et al.
Applicant: NIPPON TELEGRAPH AND TELEPHONE CORP.
Attorney: Fumio FURUYA
Int. Class: H 04 J 3/00, H 04 Q 3/42, 3/52

From Page 3, Column 4, Line 23 to Page 4, Column 5, Line 2:

“[0019] FIG. 3 is a block diagram showing an example of connection under double redundant structure. In FIG. 3, a central control section 13 has a double-redundant configuration with two processors (CP0 and CP1) 30 and 31 by a known way. Similarly, two calling path modules (SPM-A and SPM-B) 10A and 10B of the same structure also has a double-redundant configuration. It is not necessary for a line interface section 14 to have such a duplicate configuration because the line interface section 14 merely has a simple interface function as described above, and is connected to each of the calling path modules 10A and 10B. Accordingly, it is not necessary for this structure to have a crossing connection between function blocks of double-located, and complex crossing control and wire connection becomes unnecessary.

[0020] Changeover between the processors 30 and 31 and changeover between the calling path modules 10A and 10B can be performed independently. For example, connection ways are not fixed such as, for example, “the processor 30 is connected to the calling path module 10A” or “the processor 31 is connected to the calling path module 10B”. However, in a very small system, connection ways may be fixed in order to control it simply.

[0021] The calling path module 10A and the calling path module 10B are changed over

by an ordinary method using software of a processor of active operating system among the processors 30 and 31. When changing over, the line interface section 14 is operated so as to select only communication data from the calling path module after changed over. Such an operation is autonomously carried out based on a communication from the calling path module having a trouble or the like, or is carried out by an ordinary method using software of a processor of active operating system among the processors 30 and 31.”

* * * * *

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-316065

(43)公開日 平成5年(1993)11月26日

| | | | | |
|--------------------------|---------|-----------|-----|--------|
| (51)Int.Cl. ⁵ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
| H 0 4 J 3/00 | | A 8843-5K | | |
| H 0 4 Q 3/42 | 1 0 4 | 9076-5K | | |
| 3/52 | 1 0 1 Z | 9076-5K | | |

審査請求 未請求 請求項の数3(全 12 頁)

(21)出願番号 特願平4-122172

(22)出願日 平成4年(1992)5月14日

(71)出願人 000004226

日本電信電話株式会社

東京都千代田区内幸町一丁目1番6号

(72)発明者 小菅 康晴

東京都千代田区内幸町1丁目1番6号 日
本電信電話株式会社内

(72)発明者 岸本 亨

東京都千代田区内幸町1丁目1番6号 日
本電信電話株式会社内

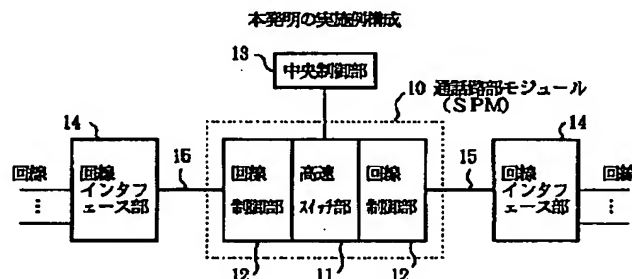
(74)代理人 弁理士 古谷 史旺

(54)【発明の名称】 小型高速通信装置

(57)【要約】

【目的】 高速通信データを扱う交換/多重化装置における小型高速通信装置に関し、必要性能を確保しながら小型化を実現し、かつ簡潔な冗長構成と制御法により信頼性および稼働率の高い装置を経済的に実現できるとともに、各種設置条件にも柔軟に対応できることを目的とする。

【構成】 高速通信データを端末回線あるいは中継回線との間で送受信する回線インタフェース部と、各回線におけるトラヒック観測、各種試験、動作監視、課金その他の制御を行う回線制御部と、高速通信データの接続替えを行う高速スイッチ部と、装置全体を制御する中央制御部とを備えた小型高速通信装置において、高速スイッチ部を搭載した1枚の平面基板と、その平面基板の裏面から回線制御部を搭載した複数の回路基板とを接続して1つの通話路部モジュールを構成し、通話路部モジュールと回線インタフェース部とを接続したことを特徴とする。



【特許請求の範囲】

【請求項1】 高速通信データを端末回線あるいは中継回線との間で送受信する回線インタフェース部と、前記各回線におけるトラヒック観測、各種試験、動作監視、課金その他の制御を行う回線制御部と、前記高速通信データの接続替えを行う高速スイッチ部と、前記各部から構成される装置全体を制御する中央制御部とを備えた小型高速通信装置において、前記高速スイッチ部を搭載した1枚の平面基板と、その平面基板の裏面から前記回線制御部を搭載した複数の回路基板とを接続して1つの通話路部モジュールを構成し、前記通話路部モジュールと前記回線インタフェース部とを接続したことを特徴とする小型高速通信装置。

【請求項2】 請求項1に記載の小型高速通信装置において、同一機能を有する通話路部モジュールを冗長設置し、通話路部モジュール内の故障に対して他の通話路部モジュールへ一括切り替える構成であることを特徴とする小型高速通信装置。

【請求項3】 請求項1または請求項2に記載の小型高速通信装置において、回線インタフェース部と通話路部モジュールとの間の距離に応じて、接続ケーブルおよび接続コネクタを選択してそれらの間を接続する構成であることを特徴とする小型高速通信装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、高速通信データを扱う交換／多重化装置において、高速スイッチ部の速度性能を確保して回線制御部を含めた全体の高密度実装を実現した小型高速通信装置に関する。

【0002】

【従来の技術】従来の交換／多重化装置の実装構成は、回路基板およびバックワイヤリングボードからなる3次元ブックシェルフ実装形態となっており、通信データが回路基板とバックワイヤリングボードとの間を双方向に伝送されて交換／多重化処理が行われていた。

【0003】図8は、3次元ブックシェルフ実装形態を説明する図である。図において、複数の回路基板81、～81。は、それぞれバックワイヤリングボード83に接続される。ここで、回路基板81。に接続されるケーブル84から回路基板81。に接続されるケーブル85へのデータ通過経路例について説明する。ケーブル84からの通信信号は、回路基板81。の電子回路86を介してバックワイヤリングボード上の配線87に送出される。バックワイヤリングボード83上を伝送された通信信号は、回路基板81。の電子回路88に受信され、ケーブル85へ送出される。

【0004】しかし、このような3次元ブックシェルフ実装形態では、回路基板やバックワイヤリングボードを経由する通信データの全通過経路の長さ起因する伝搬遅延の増加、通過経路各部のインピーダンス不整合による各種雑音の発生、その他の要因によって数十～数百Mbpsを越える高速通信データを扱うことができなかった。さらに、主にコネクタの端子不足により全体の実装密度の低下が避けられなかった。

【0005】そこで、先願（特願平4-8756、「デジタル通信装置」）では、図9に示すように、高速スイッチ回路部90を構成する各部のうち、高速動作が必要な高速スイッチ部91および制御部92を平面基板93上に平面実装とし、その他のドライブ回路部94等は例えば従来の3次元ブックシェルフ実装形態をとることにより、高速通信データの扱いを容易にする構成を示した。なお、高速スイッチ回路部90の各ドライブ回路部94には、ケーブル95を介して制御部96を有する端末インタフェース回路部97あるいは回線インタフェース回路部98が接続される。また、各制御部92、96は、中央制御部99により制御される。

【0006】

【発明が解決しようとする課題】ところで、先願の構成では、高速スイッチ部91を搭載した平面基板93の裏面から実装するドライブ回路94の機能量では、1つの通話路部モジュールとして構成することができず、小規模装置における小型高密度実装には不向きであった。

【0007】また、先願の構成において信頼性と稼働率向上のための冗長構成をとる場合には、機能分割の点から図10に示すような複雑な交絡構成をとり、かつそれぞれに対して制御を行う必要があった。これでは、接続用ハードウェア量の増加と制御ソフトウェアの複雑化を招き、特に小規模装置ではコスト上昇が避けられなかった。

【0008】本発明は、主に小型ATM交換機や小型ATM多重化装置等の高速な通信データを扱う小規模装置において、必要性能を確保しながら小型化を実現し、かつ簡潔な冗長構成と制御法により信頼性および稼働率の高い装置を経済的に実現できるとともに、各種設置条件にも柔軟に対応することができる小型高速通信装置を提供することを目的とする。

【0009】

【課題を解決するための手段】請求項1に記載の発明は、高速通信データを端末回線あるいは中継回線との間で送受信する回線インタフェース部と、各回線におけるトラヒック観測、各種試験、動作監視、課金その他の制御を行う回線制御部と、高速通信データの接続替えを行う高速スイッチ部と、装置全体を制御する中央制御部とを備えた小型高速通信装置において、高速スイッチ部を搭載した1枚の平面基板と、その平面基板の裏面から回線制御部を搭載した複数の回路基板とを接続して1つの

通話路部モジュールを構成し、通話路部モジュールと回線インタフェース部とを接続したことを特徴とする。

【0010】請求項2に記載の発明は、請求項1に記載の小型高速通信装置において、同一機能を有する通話路部モジュールを冗長設置し、通話路部モジュール内の故障に対して他の通話路部モジュールへ一括切り替える構成であることを特徴とする。

【0011】請求項3に記載の発明は、請求項1または請求項2に記載の小型高速通信装置において、回線インタフェース部と通話路部モジュールとの間の距離に応じて、接続ケーブルおよび接続コネクタを選択してそれらの間を接続する構成であることを特徴とする。

【0012】

【作用】請求項1に記載の発明は、真に高速動作が必要な高速スイッチ部とその制御回路および周辺回路のみを高速動作に適した平面形態の実装とし、その裏面から回線制御部を構成する複数の回路基板を接続し、全体を1つの通話路部モジュールとして構成することにより、高速通信データを扱う通信装置通話路部の主要機能をコンパクトに構成し、高速動作と高密度実装とを両立させることができる。

【0013】請求項2に記載の発明は、通話路部モジュール内の故障に対して冗長設置した同一機能を有する他の通話路部モジュールへ一括切り替えを行うことにより、簡単な制御により装置全体の運転を継続させることができ、稼働率を高めることができる。

【0014】請求項3に記載の発明は、回線インタフェース部と通話路部モジュールとの間の距離に応じた接続ケーブルおよび接続コネクタを選択することにより、分散配置を容易にすることができ、広汎な装置設備環境に柔軟に対応させることができる。

【0015】

【実施例】図1は、本発明の小型高速通信装置の実施例構成を示すブロック図である。図において、通話路部モジュール(SPM)10は、高速スイッチ回路、制御回路および直接周辺回路を含む高速スイッチ部11と、回線におけるトラヒック観測、各種試験、動作監視、課金その他の制御を行う回線制御部12とにより構成され、中央制御部13により制御される。回線制御部12には、高速通信データを端末回線あるいは中継回線との間で送受信する回線インタフェース部14がケーブル15を介して接続される。

【0016】ここで、回線制御部12と回線インタフェース部14との関係は、従来のドライブ回路94と端末インタフェース回路部97あるいは回線インタフェース回路部98との関係に対応するが、本発明では、端末インタフェース回路部97あるいは回線インタフェース回路部98とその制御部96の主要機能を回線制御部12に持たせ、回線インタフェース部14を単純なインタフェース機能に限定させることを特徴としている。すなわ

ち、回線インタフェース部14の信頼性および稼働率が装置全体に与える影響を低く抑え、冗長構成をとる場合にもこの部分の2重化構成を不要とするものである。

【0017】図2は、通話路部モジュール10の各部の配置を示す模式図である。図において、高速スイッチ部11は、マルチチップモジュール(MCM)として平面基板21に搭載し、その裏面に回線制御部12が搭載される回線制御部回路基板22を接続して通話路部モジュール10を構成する。本実施例の回線制御部回路基板22は1枚で複数の回線を共通制御する形態を想定しており、複数本のケーブル15により各々の回線インタフェース部14へ接続される。なお、回線ごとに個別制御とし、回線ごとに分割された回線制御部回路基板によりこの部分を構成することも可能である。

【0018】この構成により、高速な通信データを扱う通信装置通話路部の主要部分をコンパクトな通話路部モジュール10として実現することができ、高速動作と高密度実装とを両立させることができる。さらに、通話路部モジュール10内の故障に対して、冗長設置した同一機能をもつモジュールへ一括して切り替えることにより、簡単な制御により装置全体の運転を継続させることができ、稼働率を高めることができる。

【0019】図3は、2重化冗長構成時の接続例を示すブロック図である。図において、中央制御部13は、公知の方法を用いて2つの処理プロセッサ(CP0, CP1)30, 31で2重化冗長構成をとっている。同一構成の2つの通話路部モジュール(SPM-A, SPM-B)10A, 10Bも2重化冗長構成をとっている。回線インタフェース部14は、上述したように単純なインタフェース機能をもつだけであるので2重化は不要であり、各通話路部モジュール10A, 10Bに接続される。したがって、従来構成のように、2重化設置された機能ブロック相互間を交絡させる接続は不要となり、複雑な交絡制御および接続配線は不要となる。

【0020】処理プロセッサ30, 31の切り替えと、通話路部モジュール10A, 10Bの切り替えはまったく独立に実行することができる。たとえば、処理プロセッサ30は通話路部モジュール10Aと、処理プロセッサ31は通話路部モジュール10Bというように固定された接続ではない。ただし、非常に小型のシステムでは、単純な制御を指向する目的で固定接続としてもよい。

【0021】通話路部モジュール10A, 10Bの切り替えは、処理プロセッサ30, 31のうち、現用運転系の処理プロセッサのソフトウェアにより一般的な方法により実行される。この切り替えに際して、回線インタフェース部14は切り替えられた方の通話路部モジュールからの通信データのみを選択するように動作させる。この動作は、故障等が発生した通話路部モジュールからの通知に基づいて自律的に行われるか、処理プロセッサ3

0, 31のうち現用運転系の処理プロセッサのソフトウェアによる一般的な手順で実行される。

【0022】図4は、2重化冗長構成時の回線インタフェース部14を含む接続例を示すブロック図である。図において、回線インタフェース部14は、各回線ごとに少なくとも1枚の回線インタフェース回路基板（パーティチャネル基板）41から構成され、通話路部モジュール10A, 10Bとの接続は個別に、個々の回線ごとに該当する回線インタフェース回路基板41とケーブル15を介して接続される。なお、複数の回線を1枚の回線インタフェース回路基板41に収容することも可能である。

【0023】ここで、回線インタフェース回路基板41と通話路部モジュール10との間の距離に応じた接続例を図5に示す。近距離の場合には、一般の電気コネクタ51と電気ケーブル52により接続する。遠距離の場合には、電気/光変換機能を内蔵するアクティブコネクタ53と光ケーブル54により接続する。また、両方の接続形態を混在させることも可能である。なお、回線制御部回路基板22上に電気/光変換部を搭載し、ケーブル種別と回線制御部回路基板22の選択により接続距離の変化に対応させることも可能である。

【0024】図6は、回線インタフェース部14の他の構成例を示す図である。図において、回線インタフェース部14X, 14Yは、図4に示す回線インタフェース部14とは別の実施例である。回線インタフェース部14Xには、切替選択回路基板42が設けられる。回線インタフェース部14Yには、中継回路基板43が設けられる。

【0025】切替選択回路基板42は、バックワイヤリングボード83を介して回線インタフェース回路基板41と、通話路部モジュール10A, 10Bのどちらを接続するかを選択する。中継回路基板43は、それぞれ通話路部モジュール10A, 10Bのどちらか片方と固定的に接続され、それぞれバックワイヤリングボード83を介して所定の回線インタフェース回路基板41に接続される。なお、通話路部モジュール10A, 10Bのどちらと接続するかは、回線インタフェース回路基板41が選択する。

【0026】回線インタフェース部14の機能は最小限に抑えられているので、回線インタフェース回路基板41, 切替選択回路基板42, 中継回路基板43は小型のもので実現することができる。したがって、本実施例で示した以外にも、回線インタフェース部14の実施形態は、技術の進展やシステムの要求条件に合わせて各種のものが可能である。たとえば、複数枚の回線インタフェース回路基板41をドロワとして引き出し可能なバックワイヤリングボード上に搭載し、このドロワを多数まとめて回線インタフェース部14を構成する形態、または以上の各種形態を混在させた構成も可能である。

【0027】ここで、本実施例の他の実装形態例を図7

に示す。(1)は、図3および図4に示す2重化冗長構成時の各部を架実装した場合の構成例である。(2)は、図5に示す回線インタフェース回路基板41と通話路部モジュール10を分散筐体に適用したものである。ここでは、中央制御部(CP0, CP1)および通話路部モジュール(SPM-A, SPM-B)等を小型自立筐体に収容し、回線インタフェース部を小型壁面取付筐体あるいは小型自立筐体に収容した状態を示す。なお、筐体の寸法、実装回線数等により各種の実装形態をとることができる。

【0028】

【発明の効果】以上説明したように本発明は、主に小型ATM交換機や小型ATM多重化装置等の高速な通信データを扱う小規模装置において、通話路部モジュール化により必要性能を確保しながら小型化を実現することができる。また、通話路部モジュール化によって簡潔な冗長構成と制御法をとることができ、信頼性および稼働率を高めることができる。さらに、各種設置条件にも柔軟に対応することができる。

【図面の簡単な説明】

【図1】本発明の小型高速通信装置の実施例構成を示すブロック図。

【図2】通話路部モジュール10の各部の配置を示す模式図。

【図3】2重化冗長構成時の接続例を示すブロック図。

【図4】2重化冗長構成時の回線インタフェース部14を含む接続例を示すブロック図。

【図5】回線インタフェース回路基板41と通話路部モジュール10との間の距離に応じた接続例を示すブロック図。

【図6】回線インタフェース部14の他の構成例を示す図。

【図7】本実施例の他の実装形態例を示す図。

【図8】3次元ブックシェルフ実装形態を説明する図。

【図9】先願に開示した各回路部の接続構成および実装形態を示す図。

【図10】先願の構成において冗長構成をとる場合の構成例を示す図。

【符号の説明】

- 10 通話路部モジュール
- 11 高速スイッチ部
- 12 回線制御部
- 13 中央制御部
- 14 回線インタフェース部
- 15 ケーブル
- 21 平面基板
- 22 回線制御部回路基板
- 30, 31 処理プロセッサ
- 41 回線インタフェース回路基板
- 42 切替選択回路基板

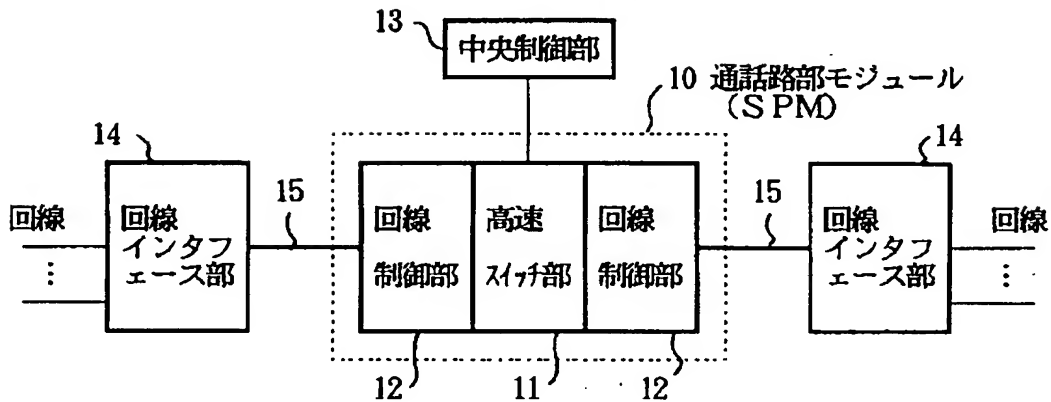
4 3 中継回路基板
 5 1 電気コネクタ
 5 2 電気ケーブル
 5 3 アクティブコネクタ
 5 4 光ケーブル
 8 1 回路基板
 8 3 バックワイヤリングボード
 8 4, 8 5 ケーブル
 8 6, 8 8 電子回路
 8 7 配線

* 9 0 高速スイッチ回路部
 9 1 高速スイッチ部
 9 2 制御部
 9 3 平面基板
 9 4 ドライブ回路部
 9 5 ケーブル
 9 6 制御部
 9 7 端末インタフェース回路部
 9 8 回線インタフェース回路部

* 10

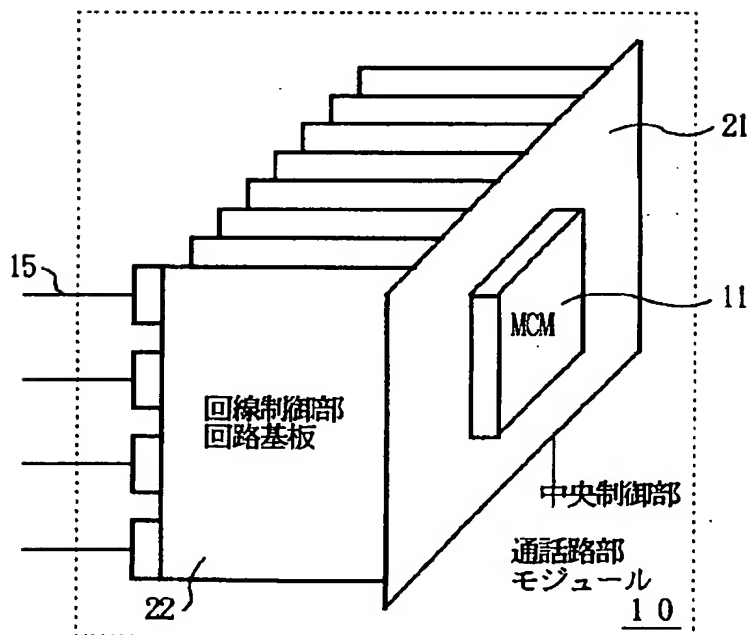
【図1】

本発明の実施例構成



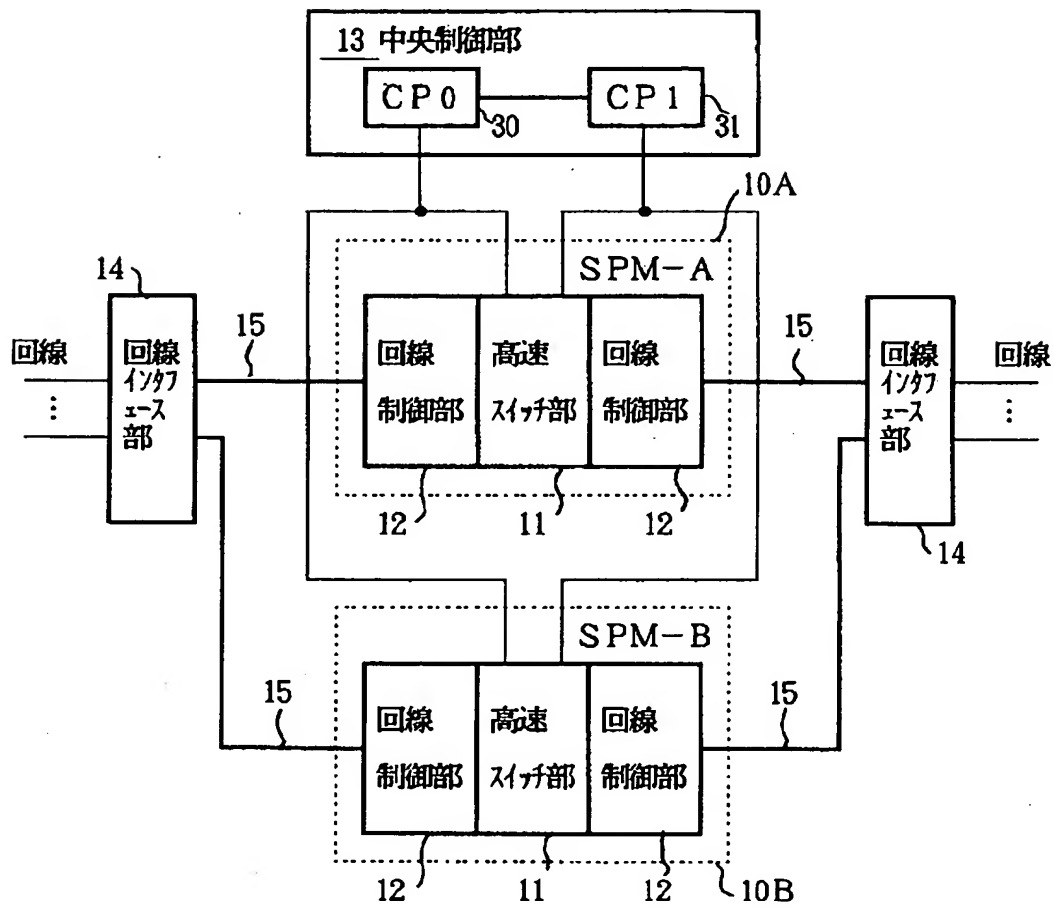
【図2】

通話路部モジュール10の各部の配置



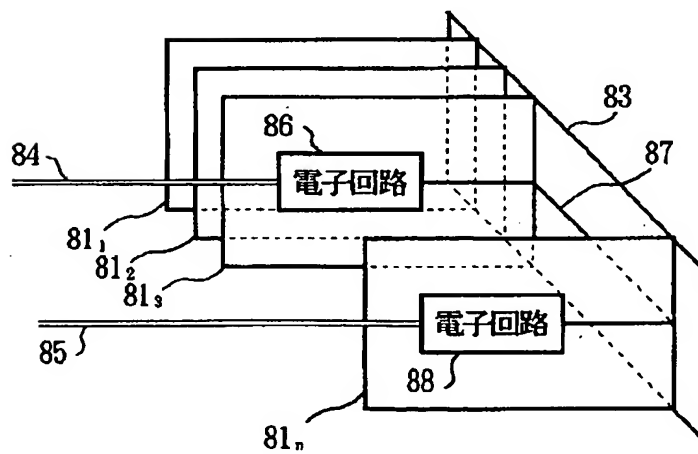
【図3】

2重冗長構成時の接続例



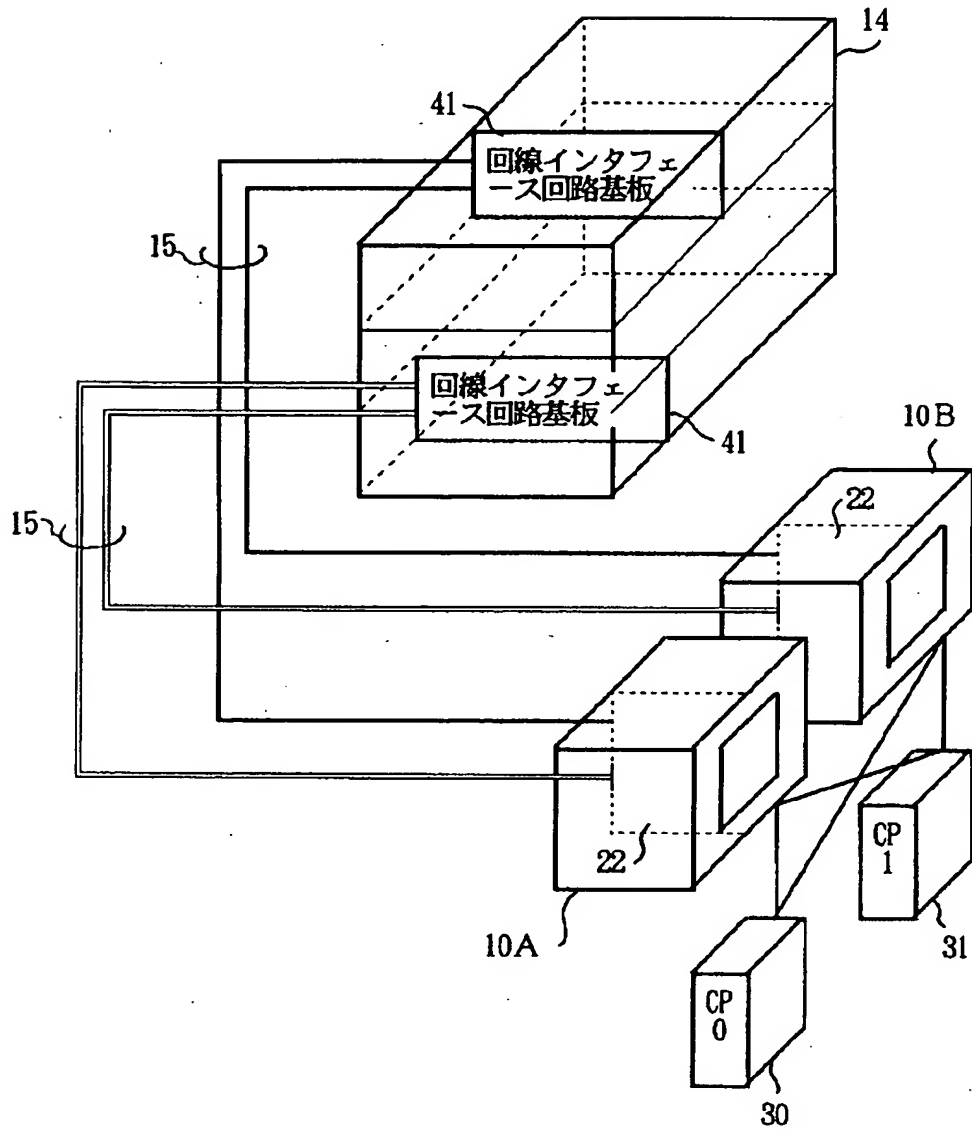
【図8】

3次元ブックシェルフ実装形態



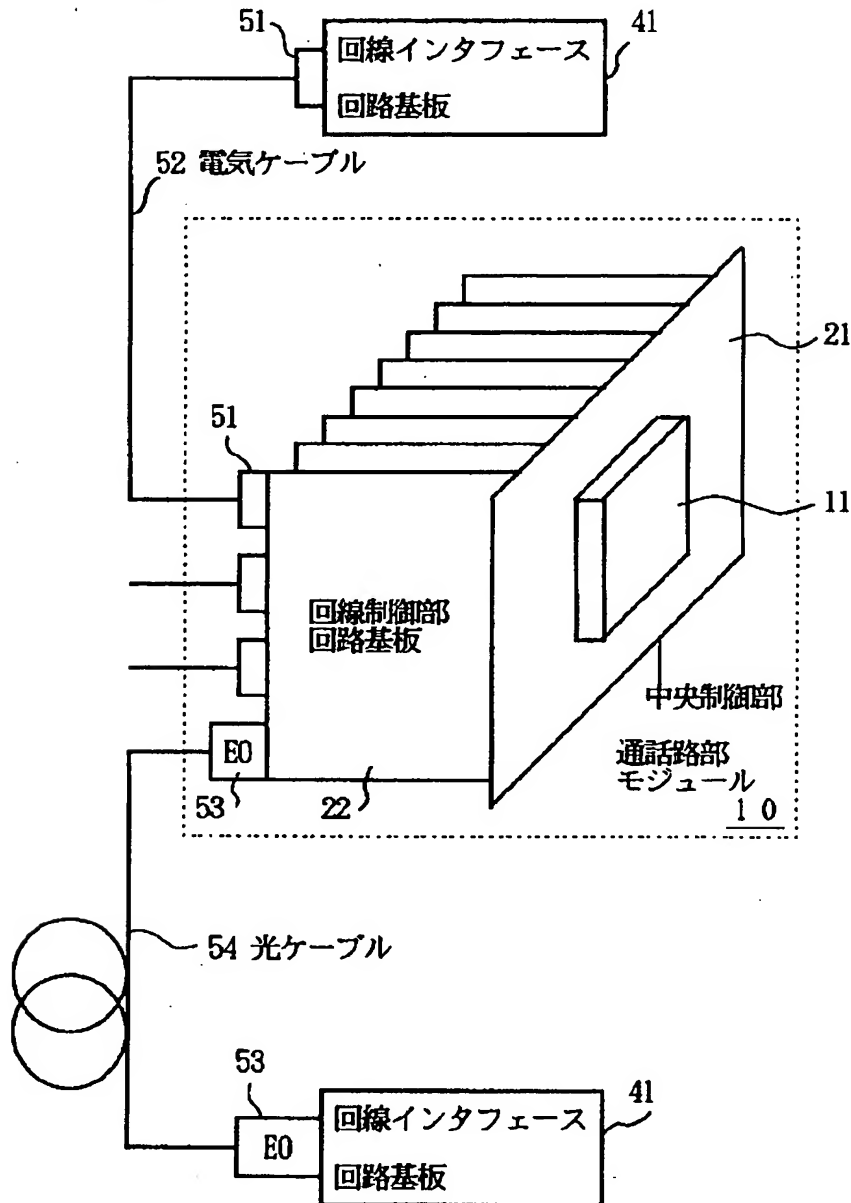
【図4】

2重化冗長構成時の回線インタフェース部14を含む接続例



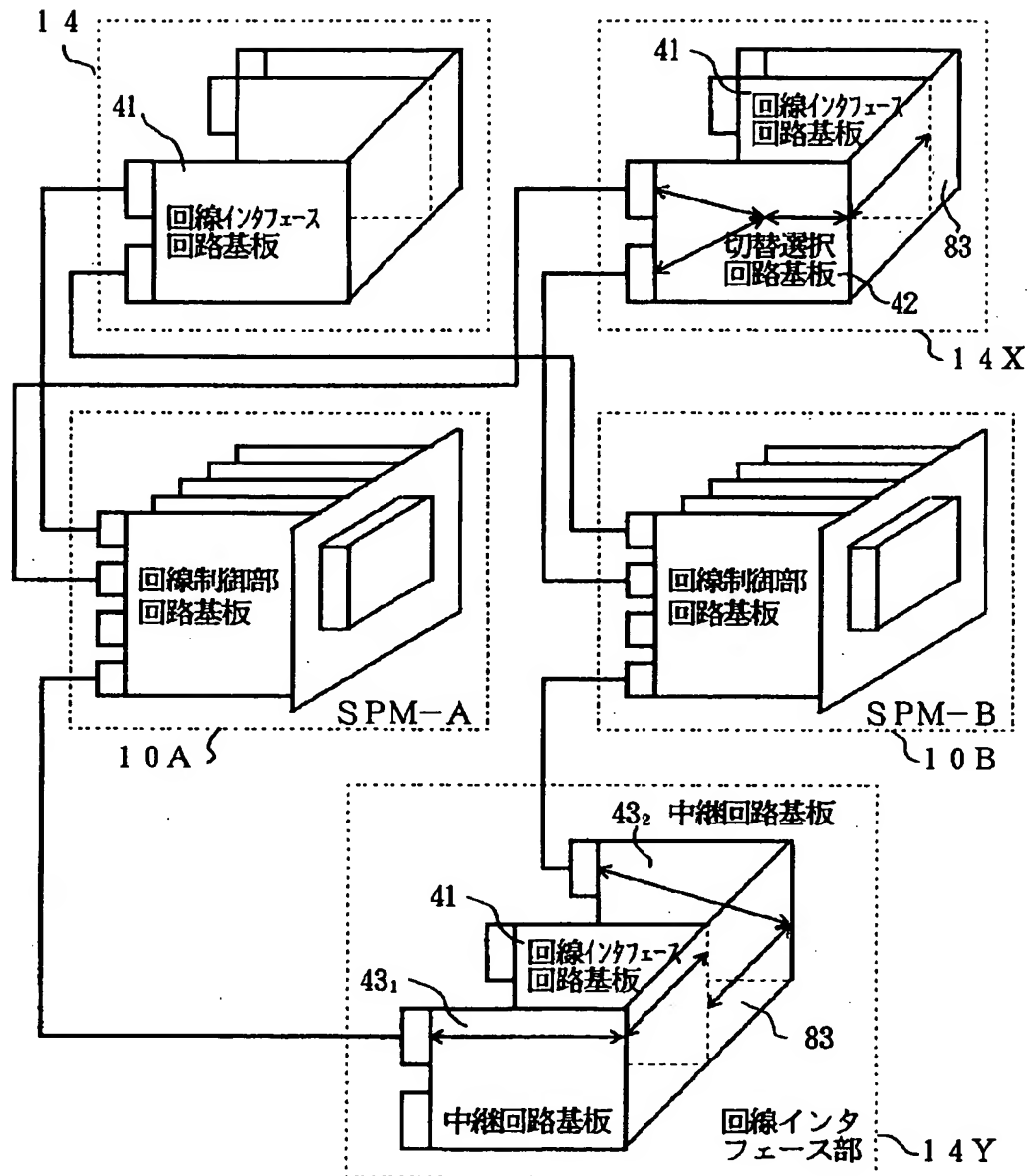
【図5】

回線インタフェース回路基板41と通話路部モジュール10との間の
距離に応じた接続例



【図6】

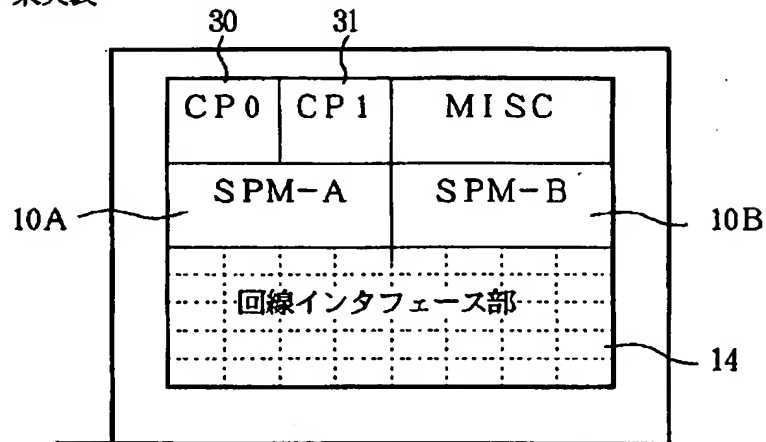
回線インタフェース部14の構成例



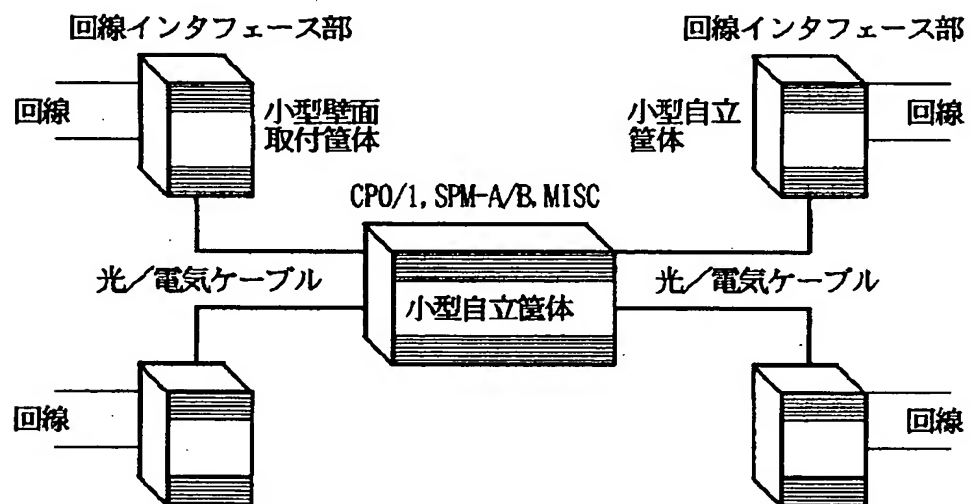
【図7】

本実施例の他の実装形態例

(1) 架実装



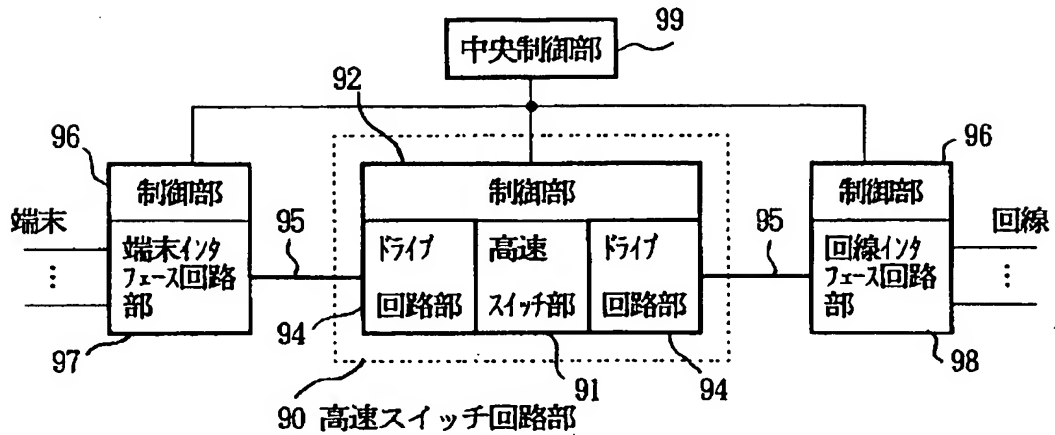
(2) 分散筐体実装



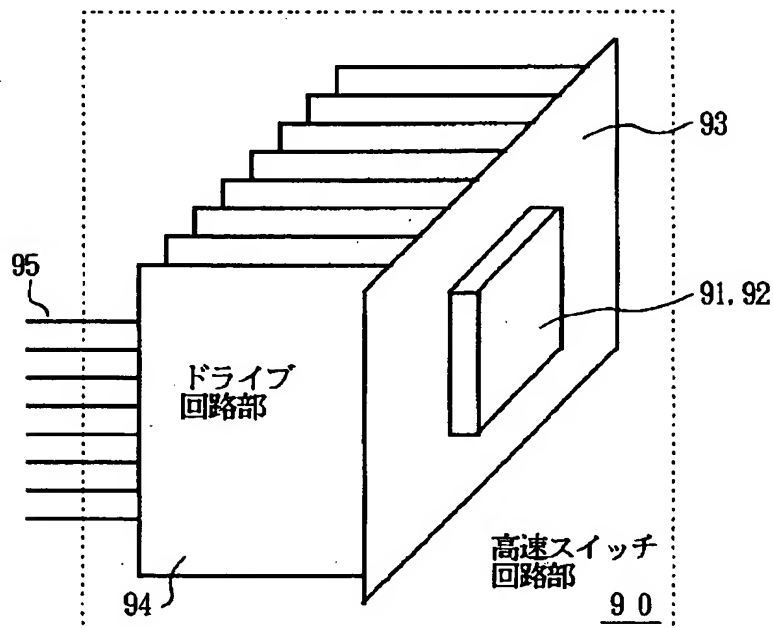
【図9】

先願に開示した各回路部の接続構成および実装形態

(1)



(2)



【図10】

2重冗長構成時の接続例

